SEMICONDUCTOR DEVICE AND ITS FABRICATION

Patent Number:

JP7249770

Publication date:

1995-09-26

Inventor(s):

FUNATO NORIHIDE: others: 02

Applicant(s)::

TOSHIBA CORP

Requested Patent:

[#] JP7249770

Application Number: JP19940067879 19940310

Priority Number(s):

IPC Classification:

H01L29/78; H01L21/316

EC Classification:

Equivalents:

Abstract

PURPOSE:To obtain a vertical MOSFET in which fluctuation of threshold voltage is suppressed by composing a gate insulating film of a heat treated CVD insulating film and a thermal oxide film thereby reducing the charge being charged up at the gate insulating film.

CONSTITUTION:A drain region 11 is provided on the main surface of a semiconductor substrate 10 and a base region 12 is provided on the drain region 11, and then a source region 13 is provided on the surface of the base region. A gate insulating film 20 is then deposited on the inner wall face of a trench, and its periphery, penetrating the base region from the surface of the source region and reaching the drain region. A gate electrode G is then provided on the gate insulating film 20 composed of a thermal oxidation film 21 formed heat treating the surface of the semiconductor substrate 10 in oxidative atmosphere, and an annealed CVD insulating film 22 on the thermal oxidation film 21. Since the gate insulating film has stabilized electrical and mechanical characteristics, charge-up is suppressed.

Data supplied from the esp@cenet database - 12

(19) 日本国本書// (1 F)

公職(A) 即特許 4 (12)

(11)特許出職公開番号

【田張ら今起はな】

特開平7-249770

(43)公園日 平成7年(1985)9月26日

11. 近男書 H 0 1 .. 29/7/8 (5D Int.Cl*

この機関権は

<u>т</u>

S 7552 4M

H 0 1 L 29/78 ₹

7352

×

警查继续 木螺状 解求項の数4 FD (全8 頁)

(71) 出版 A. HODONY 10794

各使川県川県町県四番区塩川町72番巻 株式会社東芝

平成6年(1994)3月10日

装置平6 67879

本典書用 (12) (2) 作量用

神奈川東川亀中華区小向東之町1 神場 一株 割り 制御 (72)発明素

式会社東芝多摩川口場内 米田 取締 (72)発明者 萨条川県川県山県市泰区小向東芝町1番地

(72)発明者

式会社家是多專川工權内 医经 经银

式会社東芝多摩川工場内

(74)代理人 非理士 竹村 #

(54) [発明の名称] 半等体装置及びその製造方法

第タネチ、「よい金属H A EPの後患を含えた機型MOS [日的] アート静静様にチャージアップされる無荷を ドドリを有する半導体装置及げその製造方法を提供す

この上のことを開発します。この関係の政府を 1個項137、1/1/個域表面が6/1/1/相談 治療出土及げ、のトロコチ 周辺に 形成されたゲート静静 る。 7. 三种鞣酸は、半導体基板の表面を酸化性雰囲気 2割均理して形成した影験化験の1及びこの影験化験上 [構成] 半導体基故10mは、1台上のドレイン包装1 各貫通に、ドロイ・簡単中にその底面が連上るトロニチ 異なりと、ゲート絶縁異しのゲート無極などを値えてい ドレコンド CIVI 前部職が制御出職などを形成してど マカドロに、チャージアップを打る着位の推奨が放送。 たっない。また、C-V-D-純锑膜表面に軟化膜を推構する エカれた(VD絶縁膜22から構成されてい エンデルのファ こりこく口能容器はあって イン・

The state of the s National Property of the Parket 2

前記半導体基数の第1の主面上に形成され、ドレイン開 [開火後1] 第1導艦型の半導体基板と 技術技术館所 神奈川県川島市幸区小向東芝町1番地 株 321 V

前記手純物拡散領域表面からこの不純物紅散領域及び前 <u>倒割第1の半導体権上に形成され、パード価値として用</u> 前記第2の半導体層の表面領域に選択的に形成され、ソ A関係として用いられる第1導電型の不純物払機関域 英として用いられる第**1申報程の第1の主導体権と、** いられる第2導電型の第2の半導体層と、 九少一十節縁驟上。

記簿との半導体層を貫通し、前記第1の半導体層中にそ の広田が連げるように形成されたトレッチの内閣面上及 げこのトレンチ周辺の前記不純物故骸領域上に形成され 前部と、下絶縁襲上に形成され、かつ、前部トレンチ内 及びトレンチ周辺に形成されたゲート電権と、

一程上

前部第2の半導体層 LT 形成され、タなくさも前割 2~ 前部半導体基板の第2の主面上に形成されたトレイン観 A関項に電気的に接続されたソード電極と、

前部ゲート絶縁襲は、前記トレンチ内を含む第2の半導 存施の女面を観行在雰囲な心影を唱して形成した態観化 殿及げ』の熱酸化膜の上に形成された熱処理されたCV 1)絶縁膜から構成されていることを特徴とする半導体装 [請求強立] - 前記CVD:絶縁機は、5-9 m > 強化膜叉 ロシリのン酸化酸であることを特徴とする糖水質1に配 載のド海体装置。 [請米項3] 半導体基板の第1の主面上にドレイン領 境と二で用いられる第1専制型の第1の半導体値を形成 **問題第1の半導体権上にディース価値として用いられる等** 2 専覧型の第2の半導体層を形成する1程と、

前記第2の半導体層の表面簡優にソニス簡優として用い られる第1導電型の不超物品帯留験を選択的に形成する 前記上純物拡散関域表面からこの不純物拡散関域及び前 記第2の半導体層を貫通し、前記第1の半導体層中にそ の低面が摩するトレンチを形成する「軽し、

雰囲気中における勢処理により形成するし程と、 前記 前記第2の節編編の上に第3の影響 前部トレンチの内壁面上及びこのトレンチ周辺の前部不 第1の組装膜の下に 第2の指接膜であるのVD絶縁膜を 独物以数領域上に第1の絶縁膜である無臓化膜を酸化性 膜である熱酸化膜を酸化性雰囲気中における熱処理によ 形成する1程と

前記第3の絶縁膜を第2の絶縁機の下から取り除く1程

前割第2の絶縁膜上に、前記トレンチ内及びトレンチ周 切に ゲート電極を形成する工程と

時間 47 249770

3

前配半導体基板の第2の1面上に下にイン電機を形成す **前記第2の半導体雇士に、少なくとも前記ファス御場に** 電気的に搭標されたソニス電極を形成する1報と、 る1粒とを備え、

前記第2の絶縁機は、前記第8の絶縁襲を製造する1程 における熱処理によってアミ・ルされることを物能とす 前部第1及び第2の終課後にでゲート終課職を構成し る半導体装置の製造方法。

域として用いられる第1専覧型の第1の半導体層を形成 【糖米塩4】 主導体基板の第1の主面上にドしイン館 する1種と、 問題第1の主導体制上に、2個数として用いられる数 られる第1単種型の十無勢払敷留域を選択的に形成する 前記第2の半導体層の表面倒壊にソース倒域として用い 2時職型の第2の半導体験を形成する1.報と

前記不純物仏教領域表面からこの下補物仏教領域及び創 記算2の半導体層を貫通し、前記第1の半導体層中にそ の底面が達するトレンチを形成する1粒と、 前記トレンチの底面を含む内壁面上及びこのトレンチ側 観を観化在 雰囲気中における 熱が遅に より 形成する 1 特 以の前記不純物払散倒築上に第1の純緑駅である熱酸化

的記簿1の絶縁膜の上に第2の絶縁膜であるCVD絶縁 膜を形成する1程と、

問記等はの影響服を第2の影響観の上から取り繋へ上掛 自記第2の絶縁膜の上に第3の絶縁機 eある C V D 酸化 観を形成する「韓小

前記第2の絶縁機上に、前記トレンチ内及びトレンチ周 辺にゲート電像を形成する1 程と、

前記半導体基板の第2の主面上にドレイン電極を形成す 的影響なの半導体腫上に、少なくとも創設した子質域に 電気的に接続されたソニス電極を形成する工程と、

前記第2の絶難機は、前記第3の絶難機を製造する1号 における熱処理によってアニールされることを特徴とす 前記第1及び第2の絶縁膜とでが、下絶縁膜を構成し る半導体装置の製造方法。 る「程とを備え、

【発明の詳細な説明】

[0000]

異効果とここ。ユタを有する半導体装置の断面U子状の [産業上の利用分野] 本発明は、厳型の絶縁ゲート型電 **トレンチ型ゲート構造に関するものである。**

[0002]

【従来の技術】創稿ゲート型電界効果トランジスタ ()3 n 低すご数抗化が僅んでいる。とくに、低動H のMOS ド、MOSFETさいか)は、韓細知1技術の適歩によ PKTの低オン抵抗化が動着であり、現在では、フォト レジストの制制から単位セルのサイズ編小に限界の見え

1.4.74/1851: 七形成されている複合ソート雑算職1.6.79 楽學されている。 ケート精楽にひ、宝さげ、も落巻がド 甲をひまれ、後分で、下部縁襲しちの上に形成されてい こ形成されている。複合ゲート整整器コカの最下重の第 **第5版(SiOz版)から構成されている。この上に第** 4 操)がCVD(CemicalVapour Deposition) により形 [ロロロコ] ・ゼド導体基板と第1投げ第227半導体幅 びょじかしき とゅウュー へを構成している。マドリタ 4代に配置されたトレニチ1.4ほ、第2の生薬体腫1.2 だべ事にあるけ、5年1日日1日1日を見けるのは、1944日 4 m m でれる。 ~ <田喰18ほ、第2がド導体幅12 た表面簡単に形成され、各トレーチ114の面側に高いて 聖書がむにかる。 / 「「本面隔18ほ」、 ひ・1 シナ 1 4 じょうこほぼ長り形の平面パター。 を有する多数の単位 セミン 分割されており、マトリクス状に規則 11111 配贈 これたがない じょかからなり、トレンチしょ20部に る。職合うとに、そしる内のグート管権相互は、連続的 に、第3八前韓膜163が形成されている。この部籍碑 はる102 職からなり、第2か節静膜と回じ儀にGVD ひを加から第10年事件第110分割的には 4世級されて きたている。第2で半導体第10と技術には、ドロンチ 11. 趙韓朝191四、劉朝652118 形成なさめション 扱うれている。 きらじょ でがなりで素酸酸しらのの 出 コン発酵器コモロであるトドコロ放化機(2013 N

のこよのを扱いとでいる。 (1000年) ソート機能の上、イース保険13の機の日にいるを借上及びイヤドルを提出降の他のできた確認 102年 第2102 日の24 権のアカル (なるを発酵 12 カボボストの・バー・が登録 第110 コータ・ドボールを作用・スート (報報 12 コータ・ドボールを作用・スート (報報 12 コース・ド (本) 12 年 (本)

【9005】(前記27千十十分報告MOSFFTは、フィ雑種の会議に、「11イン報籍D及びケート報報のによび報告を行いている時間の表現がイアイン等にグート組織を全員が下している。第2の平導体施12のケート報報のに対向するとしても14の製造のケートの名の場合に対応してな物をできます。

3.1.の下型の他の必要者を第一のなり選挙に対している。

形成されている。

[9000]

いずね、コーニの米田【贈贈2チェーニニの異な形光】 数型MOSFFTのゲート絶縁験15は、トレンチ14 (02 段) 151、窒化機 (313 144 段) 152及5機 り構成されている(図10参照)。 高年 一の存在3番 こてではの膜と称している。この微化膜しかまは一凶し 0のように CVD で成長させる場合と第1の絶縁験1.5 ゲート絶縁膜1もロトレンチ14の内壁面にのみ形成さ れるOrettなく、4のトレンチ関ロ部周辺にも形成され る。この部分特にしたこチェキの部分を中心にした価値 Pを払きして図1.1にです。この図にです様に層の部分 る強化膜は、聴表面に行いない 中が形成されることが多 内面及げその周辺の半導体基板表面上に熱観化膜(Si 化膜(SiO2 膜)153が損傷された複合絶縁膜によ の複合絶縁膜は、それぞれ酸化膜及び窒化膜の部分をと る。そのため、ゲミト純緑膜を熟練化膜だけや構成する 場合にはこの薄い部分が原因でゲート劇片が悪くなる。 その結果、温美口養養化器151の下に比較的型 1・形 成されるも仏であるCVDによってしり 17 室中職 (S (3.1 N4 題) 152を形成する。1 か、 CV D 位に 1 いので、英雄に上の勧請をが保むした動物特権が治に や熱酸化膜151は、他の部分に比較して鮮くなって。 1.と同じ盛に繁華化により形成することができる。 たり、機械的強強が低下する。

【ののの】このピンル、ルを連げするため、変えばら編化するため、できばってデリコン製作職」5.3 全形成は10 と、インドリコン製作職」5.3 全部成長の参い、1.7 単作職」5.2 全権成する少なくころ女信仰は高端の結構的では2.5 でいっしょう。 スタ 高級 にんじょき 本の 高端 にんじょう かが 自発する いっちゃく しょい デリエンテリ 関係に参議会 製料 無くない はない じょうじょう

子育行物の形成される豊富に大きのことができる。 優先 古林田気で第2の子森等編12~)シュー子森等技術を発表を開発すると、健康はデが半線体域的からその内部に入りいる、被信に関係しているが表現される(図12

生の原生子展部の新面所はがた勢に「敷化」で、5(図 12 (b))。 (たがって、この結分の埋みを上分にす 仏電圧機動ができなくなるとがに、余り遅くすることは 9。こから会議用V目の保護は、な本人に君本ショド田 層は、半導体層12内部ト入り込むが、その層部は、酸 できない。この様に、黄型MOSFETは、ゲート雑誌 級FONO膜などの複合膜を用いているのが現状である が、このような跨電率の異なる複合綺緑酸に電視が緩れ ると、複合膜の各絶縁膜中の電視平衡が成立するように であり、MOSFFTのしまい価値HVtHがゲート衝撃 人な問題となる。本発明は、この様な事情によりなされ たまがつきた、ゲー 組御機に子 にっぴってがれる無 信を減少させ、しきい値離用V thの変動を抑えた難型M ○SFETを有する半導体装置及びその製造力社を提供 (*))。このとなっ加集が流行に導れて繋作シリコン 5。これは、後分グート施袋製に着位が増えられること タケがいは、他の部分はメモド呼ご」なければならな 50、アミトのチャネル部の絶縁膜が厚くなり過ぎると 発面に舞台が手ャージアップされることが知られてい 腹中が見らう電路によって変影することを意味してい することを目的にしている。

17. 形成され、から、創稿ともに子的およびトレン子園 出口に形成され、ドレイン簡単として用いられる第1歳 精型の第1の半導体層と、前部第1の半導体層上に形成 され、・ショス関係として用いられる第2非常型の第2の 形成され、ジェス簡優として用いられる第1異観型の不 植物仏教領域と、前記不維勢仏教領域表面からこの不純 短尾上に形成されたゲート維隆機と、前部ゲート維健膜 辺に形成されたゲート電極と、前記第2の半導体層上に 形成され、少なくとも創程に、子田藩に着気的に接続さ れたシース智権と、前部半導体基権の第2の1面上に赤 トレンチ内を合む第2の半導体層の表面を酸化性雰囲気 で熱処理して形成した熱酸化膜及び、の熱酸化膜の上に 形成された熱処理されたCVD絶縁膜から構成されてい 第1母電型の半導体基板と、前記半導体基板の第1の主 半導体層と、自動発えの半導体層の表面関連に選択的に 物仏教領域及び前記第2の半導体層を貫通し、前記第1 ごす専体層中にその近面が磨する正ちに 予設された トロ 2ヶ手の内壁面上及びこのト1つ・チ周辺の前割子組動起散 【課題を解作するための手段】本発明の半導体装置は 成されたどしてい質権とを備え、前部ソート絶縁襲は、 て、と名称微ししている。由記にND解論語は と発化膜とほどサット機化膜を用いても良い。

【ロロロヨ】本発明の下導体装置の製造方位は、半導体 基数で送して上面上に「ドレイ・簡単に」(EBy・・れる等

の土種物払散倒験を選択的に形成する1投と、前割1種 連するトレンチを形成する1程と、削配トレンチの内壁 2の静静膜であるCVD絶縁観を形成する1程と、創制 ひ半導体層上につく ス国境として用いられる第2番無数 の第2の半導体層を形成する1粒と、前記第2の半導体 層の液面倒壊にアニス関域として用いられる第1事業型 物拡散関係政団からこの下純物拡散関域及び前記簿との 半導体層を買通し、前記第1の半導体層中にその底面が 面上及びこの下して子周辺の前割す組制起散倒築上に第 1の静御展である態像化験を優化性雰囲気中における観 が埋により形成する1程と、前記第1の絶跡襲び上に第 第2の絶縁膜の上に第3の絶縁膜である絶骸化験を輸化 件雰囲気中における熱処理により形成する1種と、前記 辺にプート開催を形成する1程と、前記第2の半導体層 1、1人間権を形成する1程と、前担半導体基故の第2の 主面 15ピドレイン電極を形成する工程とを値え、創制等 1及び第2の絶縁膜とでか、下絶縁膜を構成し、前記等 この絶縁膜は前部第3の絶縁機を製造する1程における 熱処理によってアニールグれることを第1の特徴として 1 幸養型の第1の半等体層を形成する1程に、自転離1 **前記第2の絶縁膜上に、前記トレンチ内及びトレンチ周** EFC、少なくとも創むソニス関係に電気的に後継された 第3の絶縁膜を第2の絶縁腰の上から散り除く1倍と

1、用いられる第2導電型の第2の半導体層を形成する。 形成する1程と、前配不納物規数関係装置からこの不純 5.熱酸化腫を硬化性等固体中によける熱処理により形成 Si Vii部線膜を形成する1程と、前記第2の結構観の F程と、前記第2の絶縁観上に、前記トレンチ内及びト トンチ周辺にゲート電極を形成する工程と、創制第2の 主義体層 177、少なくとも創設が、子質域に電気的に接 [0010]また、半導体基数の第1の主面上にド1 f して用いられる第1導電型の不組物拡換倒域を選択的に 物拡散倒域及び前配第2の半導体層を貫通し、前記第1 の半導体層中にその底面が連ずるトレンチを形成する! アノナ周辺の前部不進制的教室操士に第1の影響観であ するに得り、自転送しの整御駅の上に第2の結婚職であ 緩されたソース無権を形成する1程と、創配半導体基数 え。和記第1及び第2の総御職とでが、ト部縁職を構成 1、前部等2の静静線は、前記第3の絶縁機を製造する ン関係として用いられる第1年間型の第1の主導体展を 程と、前和トレンチの底面を含む内閣面上およびこのト 1程における熱処理によってアンニルされることを第2 1 程と、助記第2の半導体層の表面関係にソース価値! と、前記第3の節節膜を第2の影響膜の上から散り隔く **形成する1 根で、色配第1の半導体第1に、「水面珠)** TII 第3~香製製であることの製作製を形成する1 塩 の第2の上面上にドレイン電極を形成する1程とを値 の特徴としている。

[0011]

(4回) アード部等語は、意が描いれたとの意識等別の信仰を確認されているの。 権政的、登集の地位のので、 (4位の) (4do) (4do)

[2100]

ラナ酢製部の七名七酢面図である。(2011、MOS集種)の 十五。因1日,表面中配験部分を省略した主導体基板の その。まず、図1及を図りにより本発明の実施倒を認明 子生図、図8日、図1でA・A)集に高く群分子図2に 自分 この形成なおでいる ユニアーこの第1の主導体権 1.1.5.1/1.1.4.4.4.1個機に用いられるP型の第2の半導 [子論例] 111、図由を書頭! 14年例の決議例を配明 子面说,因是信,一些主要体基故也不能嫌弱分别了也会 も扱うれている甲導体基数10m数けられた複数のトレ すりずほしそび救衛に、倒えば、戦き立血問題にマト ** * * 程に配置されている。N * () 9 コンド中海体基板 1 0元後:ひ!面!に どし イト価値に用いられる似土越参 最近 アネントカン・ガー 「魔虫夢 デント級ショント 単層 光コードなり間を開発して、1年の表別という。 1994年 医室 4日 第2の子書会第12日、第1の子書会第11名 発しです場体第111日第2とことなりとかの政府基金 る。いでダモンアル半導体雇りも、12が第1億十億に 先致することについて、これを発出です資本庫とるこ 部分的にも着着自豪を打ってよけると表現されるが、 第を備えた子倉体装置の模型MCのドドコをJULIS 71.17

る。アート舞響のロ、密ドは、七葉巻がドークスだんが は、第2の半導体層12の表面から第1の半導体層11 ゴ m. 子 の係 4 は、倒えば、刺は立 m である。 ツェス角 簡単18ほごこのとしいすしずにしゃくほぼ長り飛び室 | 簡はトレッチェネの関ロ部構造の複合ゲート約 静機2047年出版地されている。確合サー上静静膜20 JAM 1 編の第1の過毒機21は、整備化1-1 m 所扱され の内部による所収されてPPP、その幅は、倒えば、約1 第2の主導体第12の表面は、トッシチ)4の内部にす ここからなり、一番はトレニチェル内部に埋め込 マトに第2の節節製造22であるシリュン強化膜 (Si 第18日、第2ハ半導体層129 表面領域に形成され、 そとに、そしょの例のに高して配置されている。ソース こう (観光講 (2) こっ (類) たら 集後をた (2) を) (現代とはなりの) スポロ 規則ポード 配置されている。 形成されている後合プート絶縁機20で被覆されてい 【0018】 イトリクス状に配置されたトレンチョル おこと こ を有する多数の単位を ロビ分割されらぶの 3 N4 職)がCVDにより形式されている。

[0014] ゲート製造の上、ノース団発18の製出している技術)を不成を表示を表示を提出後の第2の半導体第1

図2月子子まなに、この絶縁襲17の上には、A1の3学 日半導体基板101ハトレン子列間のトロ船艦されてお (川ンシリケートガーマ) 殿などからなる埋き約600 A動機関17のコンタクトホールを介してゲート監操の ト配等18が整成されている(図2)。同様に、この絶 縁膜11のコンタクトホールを全じてパーマ的域13ピ コンタクトしているAIなどの合属のツーノ監権らが形 成されている。ゲート配験18ペン・17電極5などの配 :配像185K版Aれており、7 「配像1811、A 175か、ナイッドには「複数している。ケー配像18 れていない。また、7~~電機なにはソースペッド24 1)、 梅勢の、金さば、2~が110~を加してのジョン が形成されている。マトリクィゼに形成された各トレー **夢は、種間絶縁膜17の上にパターニングされている。** そしずは、ジード智権しゅの中に形成されている(図 2の舞出している液面上を磨り換に、金子ば、PSG に着気的に指摘されているAIなどからなら金属ニザー n mの絶縁驟(層間絶縁驟) 1.7 が形成されている。 倒滅に形成する単も可能である。

期も、第2年主面上に形成されている。ソーア監権の及 げていくと、第2のド専体層12のゲート監췥GF対向 Fの第11の半導体層1111離子が使れる。この鍵型M 2 映)21 及び登出版(5 i 3 N 4 版)22が積層され 4、1211 不小飯湯・現板飯橋・21・3個線に抽作子の14 PNトリニジェッドよる影響を発展している。第1の平 導体層11のドレイン領域に電気的に搭載されるA1な れ、各セルのゲート管操のロゲート配線18F10共通 る。商館はチャドの襲撃MOSFETは、ビース雑換S を接載し、ドレイン関係口及はか、下間操の17 正の観光 を母類する。この様な動きイアスの時にグート電圧を上 するとしいぎしょの側面のチャネル簡単が巨型から同型 に加続してM動機を介め、ソース個域13からM動機所 のSPPTのゲーと静静臓なりは、トロン・611内在及 アテ金属のドレイニ精権口は、半導体基板10の製面、 れにより、基板钼原・ソース钼酸相片間が钼熔接線ス に接続されているので、各セルロ、並列接続されてい げドレイン舞機のは、各セルに対した一体的に繋げら ロの半導体腫しの技術で共通についかがしこではる。 184 の周辺の半導体気を表面上に熱酸化膜(S 1 O た複合純酸酸により構成されている。

【ロロエノ】声に、トレンチェルの内容出を含れ等にの を生成する(図も)。第20年事体層12数面は、競化 半身体層12支出上に第1の幹線膜である態酸化膜と1 性雰囲気中、約1000℃で熱処理されて熱酸化膜21 が形成される。この熱処理位後は、人体ソロロー 1.1.ロ o tiが適当である。次に、この熱酸化膜21のLEICV Dなによるシリコンなどの客化製(CVD 套化膜)2.2 こ、こくしひに 気相状態でひんぎかぶしょうてぬ化して !! 1. 膜大館出...!! 1. 膜などの構製を井成するが出で あり、下地の状態にかかわらず的 - に堆積されるが、映 (*) ドネオようにCVD塞化膜の結晶粒子間は、ピン 1150で以上 例えば 10007で1時間将液酸化 を単模させる (図も) 。これは第2の絶縁膜22であ 質(数の製売者)の歩で動物を置いれる。即れ、図り 4、前部森伯滕2.2を韓化件雰囲気中、9.5 0.1以上。 小三小などが存在し、職僚性にかける傾向にまる。 巻 して第3小純緑膜26である美種化膜を形成する(図

近していたが、本発型では、第3の綺麗膜25を第2の [0018]:17で、毎年の最初MOSFFFでは、そ カゲート前縁隊として第1及び第2の前継艦とともに第 3 小紋稜線ももの中に合きれて、5 4 9 5 0 N 0 験を構 絶縁膜22の上に形成してから、この第3の静静舞25 を ルッチンプ処理などの方法によって敷め除くことに勢 日、こじつの制蔵化験を除五するには、この結構課2 このVD室化膿とのエッチングは起圧の高い材料で、例 ば、5%利(くはそれ以下の弗像(HF)を用いる。1. で異路倒では、倒され、刺100nmが導きがある。第 **処理により均 にアニールされる。その結果、CVD盗** く区タ(4)しょうまぶりにかなくとも表面は、結晶粒 らぶみがりっき。 ごみれるように第ロの新御職に口であ の心前移題になれ、この他の心能移襲にもつ形成時の意 化機と2は、図9にボナように、ピンホールが存在する 観覧さの欠ける粒子構造であったものだ。アーニャによ 市のきた (四8)。第3の新藤原25、この漫画出で たがって、この模型MOSFETのゲート絶縁膜20 引作、ウェットエルチング美元、その材料には、例え は、第1の危険限コエと第2の軽硬膜コエルの在り

時間 平7 249770

3

/ 西子教学が第分的に関係して、こうようコンプない観音服の名を製造されませたの

[0019] 次に、"こなどの手輪等がドープルルルジンコン 第105年に、チェルが上分に埋まるようにた、140年の場のにまで準備させる。このがりつりより集16日、ケートを催むして用いられる。そして、トレーオ14枚げその場のドケートを帯となるようにおい、フルー製104年とフィスクテオる。次に、第20年は44種12の表面に下SG膜などの発酵機(種面料製製)17をCVDはなどで形成する。総路膜料料にては、PSG膜が外に出せSG膜などの検料を用いても同じ、その後、この種間が終度17の一部にゲート配離に付い、不能能Sのためのコンタフトルールを照にする。その後、総体製 170円に入1ペス1、Sin会などを材料されるフェーを構造をして、18年をよるフェーをは高い。シンを無着する。次に、半導体系数10の第2の上面を設し、AIAを設し、AIAを表現と

に、GVD絶縁膜のみがエッチングみれるように第2の 4J、鱧化膜を用いるが、窒化膜を用いても長い。 C V D 【0020】次に、前紀実施例の半導体装置の他の製造 方法について説明する。前の方仏では、第2の絵幕展で 14 | 19 のに第3の絶縁観とし VD絶縁膜を用いる。このCVD絶器膜を第2の絶縁膜 F 単値する際にその成長温度が大体9 0 0 Ut あるいは 9 ものに前後に高い場合なら、この熱で第2の絶縁膜をア **治療験は、第2の治療職上に生成されてから、コッチン** 箱幕膜であるCVD強化膜とのLッチング雑状比の高い たっぴつ かの熱酸化繊を用いたが、この実施倒では、の 1寸モニとができる。CVD絶路膜の材料として 7処理などにより除去される。熱酸化膜の除去と同様 あることに全化験をアー 日料で「セチングする。 [0021]

【発明の効果】本発明は、ケート整要機が、熱が遅れれたでVD等等機と整確化機の立確から発展されているので、着気的、音楽的等性が位置しているとはに、チャープイルパンれる機合の報信が依米より上でい。サル、自然CVD発酵機を出版が指数を提供されることによってにVD結構機が熱が進されるので、このCVD影響機は、均ってアニールされる。

【図面の簡単な説明】 【図1】本発明の実施側の主導体装置に用いる主導体基後の中面図。 [図2] 図1の半導体基故の表面の配線管域を示す平面 2.

「四3」囚コット A、最にたっ部分の要回因。 【四4】実施型の半等体験費の製造・程度回因。 【四5】実施型の半等体験費の製造・程度回因。 【四5】実施型の半等体験の製造・程度回因。 【四8】実施型の半等体験の製造「程度回因。

[図7] 実施例の半導体装置の製造工程軌面図。

æ

キンセル収扱器)	1.8 7 7 2 2 2 3 2 3 3 3 3 3 3 3 3 3 3 3 3 3	14 トレンチ	15、20 7、下絶韓國	16 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2	1.7 維持膜(層間絶縁機)	18 7: 下配额	2.1 第1の絶縁膜	2.2 第2の維持膜	2.8 7 FACE F	7 1. X 1. F 2.	2.5 第3の影響	
[以8] 宋陽金の中華各牧曹と耿和「松野回図。	[図4] 実施室の主章体装置のゲート整備駅の公司集組	×	[第10]女子が生命な場所の野后記。	[811] 図10の半導体装置のゲート影響膜の製造力	分子面图	[改12] 図10元半導体装置点が、上絶機機の部分が			干量体基板	第1の半導体量(特別、1931年179		ない 11 11 11 11 11 11 11 11 11 11 11 11 11
事業者 [88]	多数米 [10 88	\$-120世末の平面図。	* B [0 X	3 1 1 3 1	5.全数明する部分平面図。	X13181	EX.	[形为小阪明]	1.0		トラヤゴ脱唇腫)	





